

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 57-050436
 (43)Date of publication of application : 24.03.1982

(51)Int.Cl.

H01L 21/302

(21)Application number : 55-126897
 (22)Date of filing : 12.09.1980

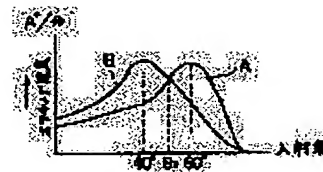
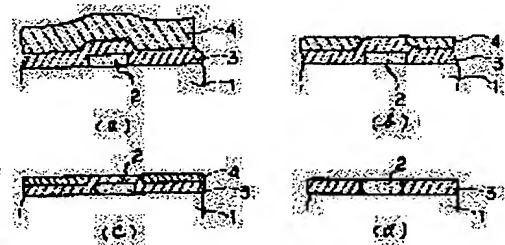
(71)Applicant : FUJITSU LTD
 (72)Inventor : TOKUNAGA HIROSHI

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To attain the whole surface etching for flattening in a short time by changing an incident angle of ion beams into the optimum value in conformity with the materials of each layer when milling a multilayer film shaped on a semiconductor substrate by ions.

CONSTITUTION: Let us cite an instance milling a double layer film consisting of a PSG layer 3 and a resist layer 4 by ions. When the speed of etching of the PSG layer and the resist layer is measured by changing the incident angle θ of ion beams, the speed of etching is maximized at $\theta=40$ degree in the PSG layer and at $\theta=60$ degree in the resist layer. When the PSG layer 3 and the resist layer 4 formed on the semiconductor substrate 1 as shown in the figure are ion-milled by ion beams, the incident angle θ of the beams is set to 60 degree and the resist layer 4 is etched. When the incident angle θ is set to an angle of 50 degree, where the speed of etching of both is equal, at the same time as the PSG layer 3 is exposed, a flat etching surface is obtained in a short time.



LEGAL STATUS

[Date of request for examination]
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number]
 [Date of registration]
 [Number of appeal against examiner's decision of rejection]
 [Date of requesting appeal against examiner's decision of rejection]
 [Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭57-50436

⑪ Int. Cl.³
H 01 L 21/302

識別記号

庁内整理番号
7131-5F

⑬ 公開 昭和57年(1982)3月24日

発明の数 1
審査請求 未請求

(全 4 頁)

⑭ 半導体装置の製造方法

川崎市中原区上小田中1015番地
富士通株式会社内

⑮ 特 願 昭55-126897

⑯ 出 願 人 富士通株式会社

⑰ 出 願 昭55(1980)9月12日

川崎市中原区上小田中1015番地

⑱ 発 明 者 徳永博司

⑲ 代 理 人 弁理士 松岡宏四郎

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

半導体基板上に配設された物質をイオンミリングによるエッチングによりエッチング除去する半導体装置の製造方法において、被エッチング物質に対応してイオンビームの入射角を選択して前記被エッチング物のエッチングを行なうことを特徴とする半導体装置の製造方法。

3. 発明の詳細な説明

本発明は、半導体装置の製造方法、より具体的には、イオンビーム・エッチングによって多層膜をエッチングする場合、各層のエッチング速度が最大となるイオンビームの入射角を用いてエッチングを行なう方法に関する。

周知の如く、半導体集積回路素子等の半導体素子における多層配線においては配線面が平坦であることがきわめて重要で、下層において配線とそのまわりの絶縁層との間に段差があれば、その上

に形成される上層の配線のカバー状態が不良となり、例えば段差のところで上層の配線が断絶する危険がある。かくして、半導体基板上の第1層目の配線表面とそのまわりの絶縁層の表面とが連続して平坦な状態にあるように、表面の平坦化を実現するための努力がなされている。

かかる多層膜構造を有するリエハー表面の平坦化を実現する方法の1例を第1図に示す。その(a)には、表面が二酸化シリコン(SiO₂)等の絶縁層(図示せず)により被覆されたシリコン(Si)基板上に形成された例えばアルミニウムの第1層配線2と、層間絶縁層、すなわち銅けい酸ガラス層(以下PSG層という)3が示される。ここで、配線2の表面とPSG層3の表面とを連続した平坦な表面とするためには、PSG層3の上にレジストを塗布してレジスト層4を作り、上方から全面エッチングを施す。そうすると、図示のように突起した部分は早く現れるから、それをエッチングでとす方法がとられる。かかるエッチングにはいくつかの種類があるが、その1つにイオンミリング

(1)

(2)

がある。

従来の技術においては、かかるイオンミリングを用いてウエハー表面の平坦化を実現しようとする場合、イオンビームの入射角（イオンビームの進行方向の線とウエハーへの垂線とのなす角）を一定としていたために、エッチング時間が長時間を要した。

本発明は、従来技術における上記の問題点を解決しようとするものである。かかる目的を達成するため、本発明においては、エッチング速度と入射角との間の依存関係に着目し、イオンビームの入射角を変化して、各層の材料に対して所望のエッチング速度が得られる入射角を選ぶのである。すなわち、例えば最上層の材料についてはそのエッチング速度が最大である入射角を用い、次いでその下層に位置する材料が現れるときには、その材料のエッチング速度が最大となる他の入射角を選び、双方の材料が共に存在するときはそれぞれの材料のエッチング速度がほぼ等しい入射角を選ぶことによって、平坦化のための全面エッチング

(3)

供給される。イオンビーム発生室のウエハー加工室13に接する端部にはグリッド19が設けられていて、イオンをプラズマから分離し、ウエハー加工室13に向けて加速する。ウエハー加工室13の入口に位置するフィラメント20は、正のイオンビームがウエハーの表面を正に荷電することを防止する。

ウエハー加工室には、ウエハー21のための支持板22が、回転装置23に取り付けられ、図に矢印で示す方向に回転する一方で、支持板上のウエハー21は自転する。かかる配置によって支持板22上のウエハー21には平均してイオンビームが照射する。前記したイオンビーム入射角は図において θ で示す。支持板22は図に見て左右方向に、すなわち図示の状態よりもより直立に近い状態またはより水平に近い状態に可動であり、それによってイオンビーム入射角 θ を変えることができる。

本発明の発明者は、第1図に示されるレジストとPSGについて、それぞれのエッチング速度とイ

(5)

特開昭57-50436(2)

を最も短い時間で実現するものである。この時前記したイオンビーム入射角の交換は段階的あるいは連続的に行なうことができる。以下本発明の実施例を添付図面を例に参照して説明する。

第2図には、ウエハー表面のエッチングのため使用するイオンビーム・ミリング装置11が断面説明図で示される。装置11を作用の要約を述べると、それは、イオンビーム発生室12とウエハー加工室12とから成る。イオンビーム発生室12においては、プラズマ14がカソード15とアノード16との間の電圧によって発生される。カソード15はアノード16に向い電子の流れを発生する。低エネルギー電子は効率よくイオン化するので、アノードに50Vの電圧をかけると、この電圧はプラズマを発生せしめる。プラズマは \oplus で示すイオンと \ominus で示す電子を含む。イオンビーム発生室12内の圧力は通常 10^{-3} Torrに保たれる。磁石17の作る磁場によって、電子路は最大となり、またイオン化衝突の確率が大きくなる。アルゴンの如きイオン化されるガスは吸入口18から

(4)

イオンビームの入射角との関係を測定し、第3図のグラフに示される結果を得た。同図において、横軸はイオンビームの入射角、縦軸は $\frac{1}{\sin \theta}$ で現わしたエッチング速度、Aはレジスト、BはPSGを現わす。PSGについては $\theta_1 = 40^\circ$ で、またレジストについては $\theta_2 = 60^\circ$ でエッチング速度が最大であることが判明した。

第1図に戻り、図示の如く最上層にはレジスト層4があるから、最初のイオンミリングは、イオンビームの入射角は $\theta_2 (=60^\circ)$ にしてイオンミリングを同図(b)に示されるようにPSG層3の上部が現れるまで実施する。PSG層3の上部が現出したときにレジスト層4のエッチングがかなり進んでいるのであれば、イオンビームの入射角を $\theta_1 (=40^\circ)$ に変え、または、同図の(b)に示されるようにPSG層3が現出したときにレジスト層4もほぼ同じ高さであればイオンビームの入射角をレジストPSGのエッチング速度が等しい $\theta_3 (=50^\circ)$ の入射角にし、両者を等速でエッチングし、同図(d)に示される構造を得ることができる。このよ

(6)

うにして形成された下層配線 2 上から絶縁層 3 上に延在して上層配線層 (図示せず) が配設される。この時該下層配線層 2 と絶縁層 3 との間には段差が存在しないため上層配線層に折線等を生じない。

上記した入射角の変換は、段階的にまたは連続的になされる。ウエハー加工室内のウエハーを観察していれば第 1 図(a)に近い状態に達したときには、配線 2 のアルミニウムが 2 次イオンを発生し、第 1 図(a)の状態に近いことが判明する。したがって段階的にイオンビームの入射角を θ_2 から θ_1 に変える。または、各材料のエッチング速度とその材料の膜厚を前以って測定しておく、時間の経過に対応する膜厚の変化は計算可能であるから、入射角の連続的変換は自動的になされる。

以上に説明した如く、本発明の方法によると、ウエハー上の多層膜を平坦化の目的でエッチングすべくイオンミリングをなす工程において、各層の材料のエッチング速度とイオンミリングに用いられるイオンビームの相互関係を前以って測定しておき、最上層の材料のエッチングはその材料が

(7)

部が現れたときの状態を示す図、その(a)は最上層と上から第 2 層の材料がほぼ平坦になったときの状態を示す図、その(b)はシリコン基板上の配線とそのさわりの絶縁層の表面が平坦になったときの状態を示す図、第 2 図はイオンミリング装置の断面説明図、第 3 図はレジストと PSG のエッチング速度とイオンミリング用のイオンビームの入射角の関係を示すグラフ、である。

1…シリコン基板、2…アルミニウム配線、3…PSG 層、4…レジスト層、11…イオンビーム・ミリング装置、12…イオンビーム発生室、13…ウエハー加工室、14…プラズマ、15…カソード、16…アノード、17…磁石、18…ガス吸入口、19…グリッド、20…フィラメント、21…ウエハー、22…支持板、23…回転装置。

特許出願人 富士通株式会社
代理人 弁護士 松 岡 宏 四郎

(9)

最も速くエッチングされる入射角においてイオンミリングをなして実施し、次の層の上部が現れたときは、場合に応じ次の層の材料が最も速くエッチングされる入射角かまたは最上層と 2 番目の層とのエッチング速度が等しい入射角でイオンミリングを実施することによって、多層膜を最も短い時間でエッチングをすることが可能であり、半導体装置の製造における生産性の向上が実現されるものである。しかも、かかるイオンビームの入射角の変換は、段階的にも連続的にもなされるものであり、後者の場合にはイオンミリングの自動化が可能となる。

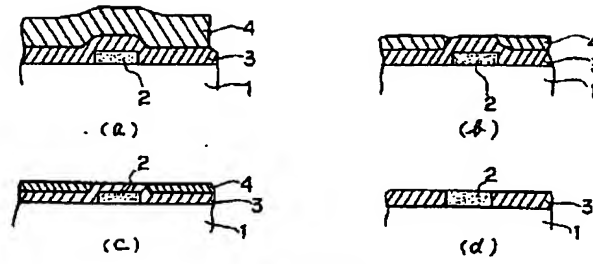
以上の本発明は副記実施例の如き多層配線構造の形成の際に限られるものではなく、他の他層構造体のエッチング処理に用いることができることは明らかである。

4. 図面の簡単な説明

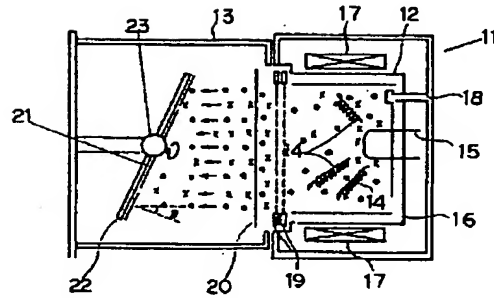
第 1 図はシリコン基板上の多層膜構造を示す断面説明図で、その(a)はイオンミリングが始められる前の状態を示す図、その(b)は上から第 2 層の上

(8)

第 1 図



第 2 図



第 3 図

